

PCT

RAPPORT DE RECHERCHE INTERNATIONALE

(article 18 et règles 43 et 44 du PCT)

Référence du dossier du déposant ou du mandataire B4677 PCT	POUR SUITE voir la notification de transmission du rapport de recherche internationale (formulaire PCT/ISA/220) et, le cas échéant, le point 5 ci-après A DONNER	
Demande internationale n° PCT/FR 01/01077	Date du dépôt international (jour/mois/année) 09/04/2001	(Date de priorité (la plus ancienne) (jour/mois/année) 10/04/2000
Déposant DOLPHIN INTEGRATION et al.		

Le présent rapport de recherche internationale, établi par l'administration chargée de la recherche internationale, est transmis au déposant conformément à l'article 18. Une copie en est transmise au Bureau international.

Ce rapport de recherche internationale comprend 2 feuilles.



Il est aussi accompagné d'une copie de chaque document relatif à l'état de la technique qui y est cité.

1. Base du rapport

- a. En ce qui concerne la **langue**, la recherche internationale a été effectuée sur la base de la demande internationale dans la langue dans laquelle elle a été déposée, sauf indication contraire donnée sous le même point.



la recherche internationale a été effectuée sur la base d'une traduction de la demande internationale remise à l'administration.

- b. En ce qui concerne **les séquences de nucléotides ou d'acides aminés** divulguées dans la demande internationale (le cas échéant), la recherche internationale a été effectuée sur la base du listage des séquences :



contenu dans la demande internationale, sous forme écrite.



déposée avec la demande internationale, sous forme déchiffrable par ordinateur.



remis ultérieurement à l'administration, sous forme écrite.



remis ultérieurement à l'administration, sous forme déchiffrable par ordinateur.



La déclaration, selon laquelle le listage des séquences présenté par écrit et fourni ultérieurement ne vas pas au-delà de la divulgation faite dans la demande telle que déposée, a été fournie.



La déclaration, selon laquelle les informations enregistrées sous forme déchiffrable par ordinateur sont identiques à celles du listage des séquences présenté par écrit, a été fournie.

2. ☐ **Il a été estimé que certaines revendications ne pouvaient pas faire l'objet d'une recherche** (voir le cadre I).

3. ☐ **Il y a absence d'unité de l'invention** (voir le cadre II).

4. En ce qui concerne le **titre**,



le texte est approuvé tel qu'il a été remis par le déposant.



Le texte a été établi par l'administration et a la teneur suivante:

5. En ce qui concerne **l'abrégé**,



le texte est approuvé tel qu'il a été remis par le déposant



le texte (reproduit dans le cadre III) a été établi par l'administration conformément à la règle 38.2b). Le déposant peut présenter des observations à l'administration dans un délai d'un mois à compter de la date d'expédition du présent rapport de recherche internationale.

6. La figure **des dessins** à publier avec l'abrégé est la Figure n°



suggérée par le déposant.



parce que le déposant n'a pas suggéré de figure.



parce que cette figure caractérise mieux l'invention.

2



Aucune des figures n'est à publier.



RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale No
PCT/ 01/01077

A. CLASSEMENT DE L'OBJET DE LA DEMANDE
CIB 7 G11C7/14 G11C17/18

Selon la classification internationale des brevets (CIB) ou a la fois selon la classification nationale et la CIB

B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE

Documentation minimale consultee (systeme de classification suivi des symboles de classement)
CIB 7 G11C

Documentation consultee autre que la documentation minimale dans la mesure ou ces documents relevent des domaines sur lesquels a porte la recherche

Base de donnees electronique consultee au cours de la recherche internationale (nom de la base de donnees, et si realisable, termes de recherche utilises)
EPO-Internal, PAJ

C. DOCUMENTS CONSIDERES COMME PERTINENTS

Categorie *	Identification des documents cites, avec, le cas echeant, l'indication des passages pertinents	no. des revendications visees
X	US 4 669 065 A (OHSAWA AKIRA) 26 mai 1987 (1987-05-26)	1-3,6,7
Y	colonne 6-8; figure 6 ---	5
Y	US 6 018 481 A (SHIRATAKE SHINICHIRO) 25 janvier 2000 (2000-01-25) abrege; figure 5 ---	5
A	DE 199 28 598 A (MITEL SEMICONDUCTOR LTD) 30 decembre 1999 (1999-12-30) abrege; figure 3 ---	5
A	US 4 622 655 A (SUZUKI SHUNICHI) 11 novembre 1986 (1986-11-11) figures 4,6,8 -----	1-8

☐ Voir la suite du cadre C pour la fin de la liste des documents

☒ Les documents de familles de brevets sont indiques en annexe

* Categories speciales de documents cites:

- *A* document definissant l'etat general de la technique, non considere comme particulierement pertinent
- *E* document anterieur, mais publie a la date de depot international ou apres cette date
- *L* document pouvant jeter un doute sur une revendication de priorite ou cite pour determiner la date de publication d'une autre citation ou pour une raison speciale (telle qu'indiquee)
- *O* document se referant a une divulgation orale, a un usage, a une exposition ou tous autres moyens
- *P* document publie avant la date de depot international, mais posterieurement a la date de priorite revendiquee

- *T* document ulterieur publie apres la date de depot international ou la date de priorite et n'appartenant pas a l'etat de la technique pertinent, mais cite pour comprendre le principe ou la theorie constituant la base de l'invention
- *X* document particulierement pertinent; l'invention revendiquee ne peut etre consideree comme nouvelle ou comme impliquant une activite inventive par rapport au document considere isolément
- *Y* document particulierement pertinent; l'invention revendiquee ne peut etre consideree comme impliquant une activite inventive lorsque le document est associe a un ou plusieurs autres documents de meme nature, cette combinaison etant evidente pour une personne du metier
- *&* document qui fait partie de la meme famille de brevets

Date a laquelle la recherche internationale a ete effectivement achevee

29 juin 2001

Date d'expedition du present rapport de recherche internationale

05/07/2001

Nom et adresse postale de l'administration chargee de la recherche internationale
Office Europeen des Brevets, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel (+31-70) 340-2040, Tx 31 651 epo nl,
Fax: (+31-70) 340-3016

Fonctionnaire autorise

Czarik, D



INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/JP01/01077

Patent document cited in search report		Publication date	Patent family member(s)		Publication date
US 4669065	A	26-05-1987	JP	60115095 A	21-06-1985
US 6018481	A	25-01-2000	JP	11126498 A	11-05-1999
DE 19928598	A	30-12-1999	GB	2338808 A	29-12-1999
			FR	2783081 A	10-03-2000
			US	6198678 B	06-03-2001
US 4622655	A	11-11-1986	JP	1811784 C	27-12-1993
			JP	4080479 B	18-12-1992
			JP	59203298 A	17-11-1984
			DE	3480242 D	23-11-1989
			EP	0124868 A	14-11-1984



(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
18 octobre 2001 (18.10.2001)

PCT

(10) Numéro de publication internationale
WO 01/78078 A1

(51) Classification internationale des brevets⁷ : G11C 7/14.
17/18

(71) Déposant (pour tous les États désignés sauf US) : DOL-
PHIN INTEGRATION [FR/FR]; 39, avenue du Granier,
F-38240 Meylan (FR).

(21) Numéro de la demande internationale :

PCT/FR01/01077

(72) Inventeurs; et

(22) Date de dépôt international : 9 avril 2001 (09.04.2001)

(75) Inventeurs/Déposants (pour US seulement) : COVAREL,
Hervé [FR/FR]; 19, avenue de Verdun, F-38240 Meylan
(FR). COMPAGNE, Eric [FR/FR]; 44, Impasse du Bois
Radier, F-38920 Crolles (FR).

(25) Langue de dépôt :

français

(26) Langue de publication :

français

(74) Mandataire : MICHEL DE BEAUMONT; Cabinet Con-
seil, 1, rue Champollion, F-38000 Grenoble (FR).

(30) Données relatives à la priorité :

00/04589

10 avril 2000 (10.04.2000)

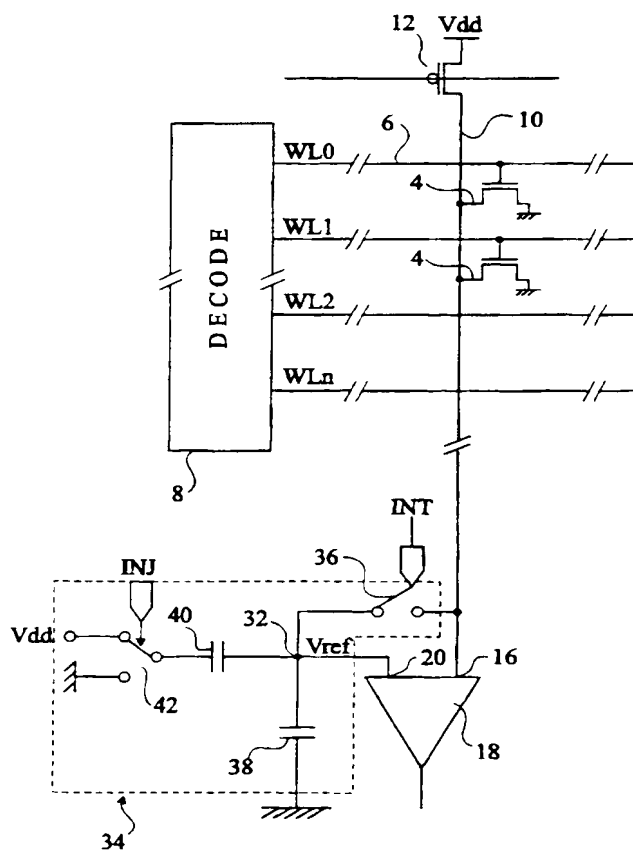
FR

(81) États désignés (national) : JP, US.

[Suite sur la page suivante]

(54) Title: DEVICE FOR READING A STORAGE

(54) Titre : DISPOSITIF DE LECTURE D'UNE MEMOIRE



(57) Abstract: The invention concerns a device for reading a storage cell (4), comprising a reading differential amplifier (18) having a first input terminal (16) connected to a column of cells (10) and a circuit (34) designed to feed to a second input terminal (20) of the amplifier (18) a reference voltage (Vref). The circuit (34) comprises means (38) for storing the voltage of said column and means (38, 40, 42) for applying as reference voltage (Vref) the stored voltage modified by a predetermined quantity.

(57) Abrégé : L'invention concerne un dispositif de lecture d'une cellule (4) d'une mémoire, comprenant un amplificateur différentiel de lecture (18) ayant une première borne d'entrée (16) reliée à une colonne de cellules (10) et un circuit (34) destiné à fournir à une deuxième borne d'entrée (20) de l'amplificateur (18) une tension de référence (Vref). Le circuit (34) comporte un moyen (38) pour mémoriser la tension de ladite colonne et un moyen (38, 40, 42) pour appliquer en tant que tension de référence (Vref) la tension mémorisée modifiée d'une quantité prédéterminée.

WO 01/78078 A1



(84) États désignés (régional) : brevet européen (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

Publiée :

— avec rapport de recherche internationale

DISPOSITIF DE LECTURE D'UNE MÉMOIRE

La présente invention concerne un dispositif de lecture d'une mémoire et plus particulièrement d'une mémoire morte (ROM, PROM, EPROM, EEPROM).

La figure 1 représente schématiquement et partiellement
5 une mémoire ROM 2 comportant une pluralité de points mémoire
disposés en rangées ou lignes de mot et en colonnes ou lignes de
bit. Chaque point mémoire comporte ou non une cellule active 4.
Les cellules 4 sont constituées de transistors ou tout autre
circuit de commutation susceptible de connecter vers une tension
10 basse, couramment la masse, la colonne comportant cette cellule.
L'adressage des cellules 4 est réalisé par des rangées ou lignes
de mot WL 6 reliées à un décodeur de ligne 8. Quand une cellule
active est adressée, elle modifie le potentiel de la colonne 10 à
laquelle elle est connectée. Dans le cas d'une simple ROM,
15 certaines cellules sont rendues non actives par construction,
généralement par suppression de l'une de leurs connexions, et le
point mémoire correspondant ne relie jamais la colonne correspon-
dante à la masse quel que soit le potentiel de rangée correspon-
dant. Chaque colonne 10 est reliée à un potentiel d'alimentation
20 haut Vdd par l'intermédiaire d'un transistor de précharge 12 et
est reliée à une première entrée 16 d'un amplificateur de lecture
18. Des groupes de colonnes sont éventuellement associés par des

multiplexeurs (non représentés). Une deuxième entrée 20 de chaque amplificateur de lecture 18 est reliée à un potentiel de référence Vref.

Pour lire un point mémoire, la colonne 10 est portée à un potentiel de précharge Vpch qui est sensiblement égal à la tension d'alimentation Vdd et un signal haut est appliqué sur l'une des rangées WL. Si le point mémoire n'est pas programmé, la colonne 10 conserve sensiblement la tension de précharge sur sa borne 16. Par contre, si le point mémoire est programmé, la colonne 10 est déchargée par un courant I qui passe dans la cellule 4. La tension sur la ligne 10 chute et l'amplificateur de lecture 18 commute lorsque la tension sur la borne 16 passe en dessous du potentiel de référence Vref sur la borne 20. Le temps de commutation de l'amplificateur 18 ou temps de lecture est donné par la relation :

$$T = C \cdot \Delta V / I$$

dans laquelle ΔV est la différence de potentiel Vpch-Vref entre les entrées 16 et 20 de l'amplificateur de lecture 18, au-delà de laquelle se produit la commutation de l'amplificateur de lecture 18, C représente la capacité de la colonne 10 et I représente la valeur du courant qui passe dans la cellule 4.

Les valeurs respectives de la capacité C et du courant I peuvent être considérées comme constantes. Ainsi, pour réduire le temps de lecture T, il faut réduire la tension ΔV , c'est-à-dire choisir une tension Vref aussi proche que possible de Vpch. Or, il est nécessaire de prévoir une marge de sécurité pour tenir compte des dérives technologiques, des décalages de potentiels aux entrées de l'amplificateur 18, des fluctuations des potentiels Vdd et Vref, du potentiel bas Vss, et de la différence entre Vdd et Vpch.

Une solution connue pour optimiser la valeur de Vref consiste à effectuer une lecture différentielle en ajoutant à la mémoire 2 des colonnes témoin et en prélevant une tension de référence sur ces colonnes témoin. En pratique, il faut prévoir un assez grand nombre de colonnes témoin, par exemple une pour huit

colonnes réelles. Cette solution présente donc l'inconvénient d'accroître la taille et le coût de la mémoire. En outre, chaque colonne témoin 21 introduit une capacité parasite.

Un objet de la présente invention est de prévoir un
5 procédé et un dispositif de lecture d'une mémoire ROM palliant les inconvénients ci-dessus.

Cet objet est atteint grâce à un dispositif de lecture d'une cellule d'une mémoire, comprenant un amplificateur différentiel de lecture ayant une première borne d'entrée reliée à une
10 colonne de cellules et un circuit destiné à fournir à une deuxième borne d'entrée de l'amplificateur une tension de référence. Le circuit susmentionné comporte un moyen pour mémoriser la tension de ladite colonne et un moyen pour appliquer en tant que tension de référence la tension mémorisée modifiée d'une
15 quantité prédéterminée.

Selon un mode de réalisation de la présente invention, la présence d'une cellule se manifeste par une réduction du potentiel d'une colonne et la tension de référence est réduite d'une quantité prédéterminée par rapport à la tension mémorisée.

20 Selon un mode de réalisation de la présente invention, le circuit susmentionné comporte un premier élément capacitif destiné à mémoriser la tension de précharge et un deuxième élément capacitif connectable en parallèle sur le premier pour fixer la valeur de la tension de référence.

25 Selon un mode de réalisation de la présente invention, les éléments capacitifs sont constitués des capacités grille-source, grille-substrat et grille-drain de transistors MOS.

La présente invention vise aussi un procédé de lecture d'une cellule d'une mémoire, comprenant les étapes consistant à
30 mémoriser la tension d'une colonne juste avant une lecture ; et modifier la tension mémorisée d'une quantité prédéterminée et utiliser la tension modifiée comme tension de référence.

Selon un mode de réalisation de la présente invention, ce procédé de lecture consiste en outre à comparer la tension de
35 référence à une tension de colonne.

Selon un mode de réalisation de la présente invention, ce procédé de lecture consiste en outre à appliquer la tension de précharge sur un premier condensateur ; déconnecter le premier condensateur de la tension de précharge ; et connecter en
5 parallèle sur le premier condensateur un deuxième condensateur.

Ces objets, caractéristiques et avantages, ainsi que d'autres de la présente invention seront exposés en détail dans la description suivante de modes de réalisation particuliers faite à titre non-limitatif en relation avec les figures jointes parmi
10 lesquelles :

la figure 1, décrite précédemment, représente schématiquement et partiellement une mémoire ROM selon l'art antérieur ;

la figure 2 représente schématiquement une colonne d'une mémoire ROM reliée à un dispositif de lecture selon l'invention ;
15 et

la figure 3 est un chronogramme illustrant le procédé de lecture d'une mémoire de type ROM selon l'invention.

La figure 2 illustre une seule colonne ou ligne de bit
10 d'une mémoire ROM reliée à un dispositif de lecture selon l'invention. Cette colonne 10 est associée à plusieurs cellules 4 et est reliée à un potentiel d'alimentation haut V_{dd} par l'intermédiaire d'un transistor de précharge 12. L'état d'une cellule 4 (programmé ou non programmé) est lu lorsque la rangée 6 correspondant à cette cellule est sélectionnée par le décodeur de
25 ligne 8. Une borne de la colonne 10 est reliée à une première entrée 16 d'un amplificateur différentiel 18. Une deuxième entrée 20 de l'amplificateur 18 est reliée à un nœud 32 d'un circuit 34 destiné à fournir une tension de référence V_{ref} . Le nœud 32 est relié à la colonne 10 par l'intermédiaire d'un interrupteur 36
30 commandé par un signal binaire INT. Le nœud 32 est relié à la masse par un premier élément capacitif 38. Le nœud 32 est relié à la première borne d'un deuxième élément capacitif 40 dont la deuxième borne peut être connectée à une première tension V_1 ou à la masse par un interrupteur 42 commandé par un signal binaire
35 INJ.

La figure 3 illustre le fonctionnement du dispositif de lecture selon l'invention. La courbe 50 représente le signal INT, la courbe 52 représente le signal INJ, la courbe 54 représente le signal de la ligne de mot WL, la courbe 56 représente la tension d'un point mémoire non programmé (absence de cellule active), la courbe 57 représente la tension d'un point mémoire programmé (présence d'une cellule active), et la courbe 58 représente la tension de référence Vref générée par le circuit 34 à l'entrée 20 de l'amplificateur 18.

Initialement, la colonne 10 est connectée au moyen du transistor de précharge 12 à la tension d'alimentation Vdd et prend une tension Vpch proche de la tension Vdd, qui dépend de la structure de la mémoire.

A un instant t1 auquel on souhaite effectuer une lecture, on fait passer le signal INT de l'état logique "1" à l'état logique "0" pour ouvrir l'interrupteur 36 qui était initialement fermé. Le nœud 32 reste alors au potentiel de la ligne 10.

A un instant t2, on fait passer le signal binaire INJ de l'état logique "0" à l'état logique "1". Ceci a pour effet de faire commuter le commutateur 42 et de connecter la deuxième borne de l'élément capacitif 40 à la masse (Vss). Les deux éléments capacitifs se retrouvent alors en parallèle et la répartition de la charge stockée sur les éléments capacitifs 38 et 40 est modifiée. Si on appelle C1, C2 les valeurs des capacités des éléments capacitifs 38, 40 et que l'on considère pour simplifier que Vss est égal à 0 :

- la charge Q1 initialement stockée sur l'élément capacitif 38 est égale à $C1.Vpch$, la charge Q2 initialement stockée sur l'élément capacitif 40 est égale à $C2(Vpch - V1)$; la charge totale est donc $Q = (C1 + C2)Vpch - C2.V1$
- après la fermeture de l'interrupteur 42, la charge sur les condensateurs 38 et 40 et Q devient égale à $(C1 + C2)Vref$.

Ainsi $Vref = Vpch - V1.C2 / (C1 + C2)$

On pourra par exemple choisir $V1 = Vdd$ ou $V1 = Vpch$

et la tension de référence sera une tension réduite par rapport à V_{pch} , par exemple liée à V_{pch} par un coefficient constant égal à $C_1/(C_1+C_2)$. La tension de référence est donc définie de façon très précise par rapport à la tension de précharge sur la ligne 10. On
5 peut donc choisir une tension de référence très proche de la tension de précharge. On notera que d'autres circuits soustracteurs ou diviseurs pourront être prévus par l'homme de l'art pour fournir une tension de référence liée à une tension de précharge mémorisée.

10 A un instant t_3 , on fait passer le signal binaire de lecture WL de l'état logique "0" à l'état logique "1". Si le point mémoire considéré n'est pas programmé, le potentiel de la ligne 10 au point 16 reste à son niveau initial de précharge, illustré par la courbe 56 ou chute très lentement par rapport à ce niveau. Si
15 le point mémoire considéré est programmé, la colonne 10 se décharge. A un instant t_4 , le potentiel de la ligne 10, illustré par la courbe 57, devient inférieur à V_{ref} et la lecture est effectuée. Du fait que V_{ref} est peu inférieur à V_{pch} , la durée t_3-t_4 est particulièrement brève.

20 Dans un mode de réalisation, les premier et deuxième éléments capacitifs 38, 40 peuvent être des capacités de transistors NMOS, par exemple des capacités grille-substrat de transistors dont le drain, la source et le substrat sont reliés à la masse.

25 L'homme de l'art pourra apporter diverses variantes à l'invention du moment qu'il prévoit de mémoriser la tension d'une colonne de mémoire ROM juste avant une lecture et d'utiliser une fraction de cette tension comme tension de référence de lecture. De plus bien que l'invention ait été décrite en relation avec une
30 mémoire pour laquelle le potentiel d'une colonne est susceptible de diminuer, elle s'appliquera également au cas d'une mémoire dont le potentiel d'une colonne est susceptible d'augmenter. Le potentiel de référence sera alors augmenté par rapport au potentiel normal d'une colonne.

A titre de variante, on notera que les synchronisations mutuelles des signaux WL, INT et INJ pourront être modifiées. De préférence INJ sera retardé par rapport à INT par un inverseur. WL pourra être commuté après, en même temps, ou peu avant INT.

5 Bien que l'invention ait été décrite dans le cadre de mémoires mortes, on notera qu'elle s'applique de façon générale à toute mémoire dans laquelle chaque cellule est associée à une seule colonne de lecture.

10 Dans le mode de réalisation décrit, les colonnes sont associées à des transistors de précharge 12 à commande commune. On pourrait prévoir des commandes séparées pour chaque transistor de précharge ou pour des sous-ensembles de transistors de précharge. Ceci permet de réduire la consommation à chaque lecture.

REVENDICATIONS

1. Dispositif de lecture d'une cellule (4) d'une mémoire, comprenant un amplificateur différentiel de lecture (18) ayant une première borne d'entrée (16) reliée à une colonne de cellules (10) et un circuit (34) destiné à fournir à une deuxième borne d'entrée (20) de l'amplificateur (18) une tension de référence (V_{ref}), caractérisé en ce que ledit circuit (34) comporte un moyen (38) pour mémoriser la tension de ladite colonne et un moyen (38, 40, 42) pour appliquer en tant que tension de référence (V_{ref}) la tension mémorisée modifiée d'une quantité prédéterminée.

2. Dispositif selon la revendication 1, dans lequel la présence d'une cellule se manifeste par une réduction du potentiel d'une colonne et caractérisé en ce que la tension de référence est réduite d'une quantité prédéterminée par rapport à la tension mémorisée.

3. Dispositif selon la revendication 1, caractérisé en ce que ledit circuit (34) comporte un premier élément capacitif (38) destiné à mémoriser la tension de précharge (V_{pch}) et un deuxième élément capacitif (40) connectable en parallèle sur le premier pour fixer la valeur de la tension de référence (V_{ref}).

4. Dispositif selon la revendication 3, caractérisé en ce que les éléments capacitifs sont constitués des capacités grille-source, grille-substrat et grille-drain de transistors MOS.

5. Dispositif selon la revendication 1, caractérisé en ce que chaque colonne est associée à un transistor de précharge (12) et en ce que les transistors de précharge sont adressables indépendamment.

6. Procédé de lecture d'une cellule (4) d'une mémoire, caractérisé en ce qu'il comprend les étapes suivantes :

- mémoriser la tension d'une colonne juste avant une lecture ; et

- modifier la tension mémorisée d'une quantité prédéterminée et utiliser la tension modifiée comme tension de référence.

5 7. Procédé de lecture selon la revendication 6, caractérisé en ce qu'il consiste en outre à comparer ladite tension de référence à une tension de colonne.

8. Procédé de lecture selon la revendication 6, caractérisé en ce qu'il comprend les étapes suivantes :

10 - appliquer la tension de précharge (V_{pch}) sur un premier condensateur (38) ;

- déconnecter le premier condensateur de la tension de précharge ; et

- connecter en parallèle sur le premier condensateur un deuxième condensateur (40).



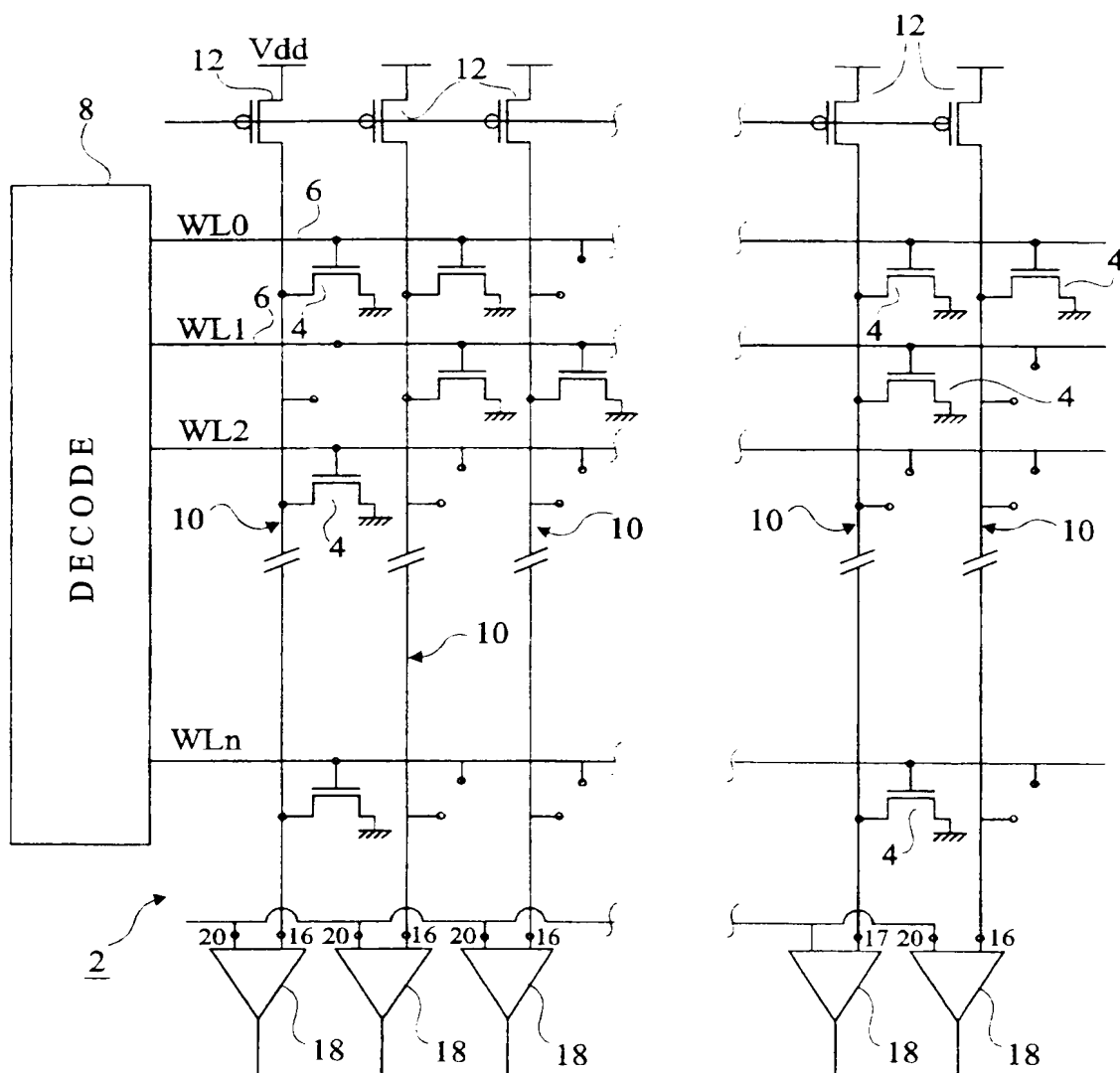


Fig 1



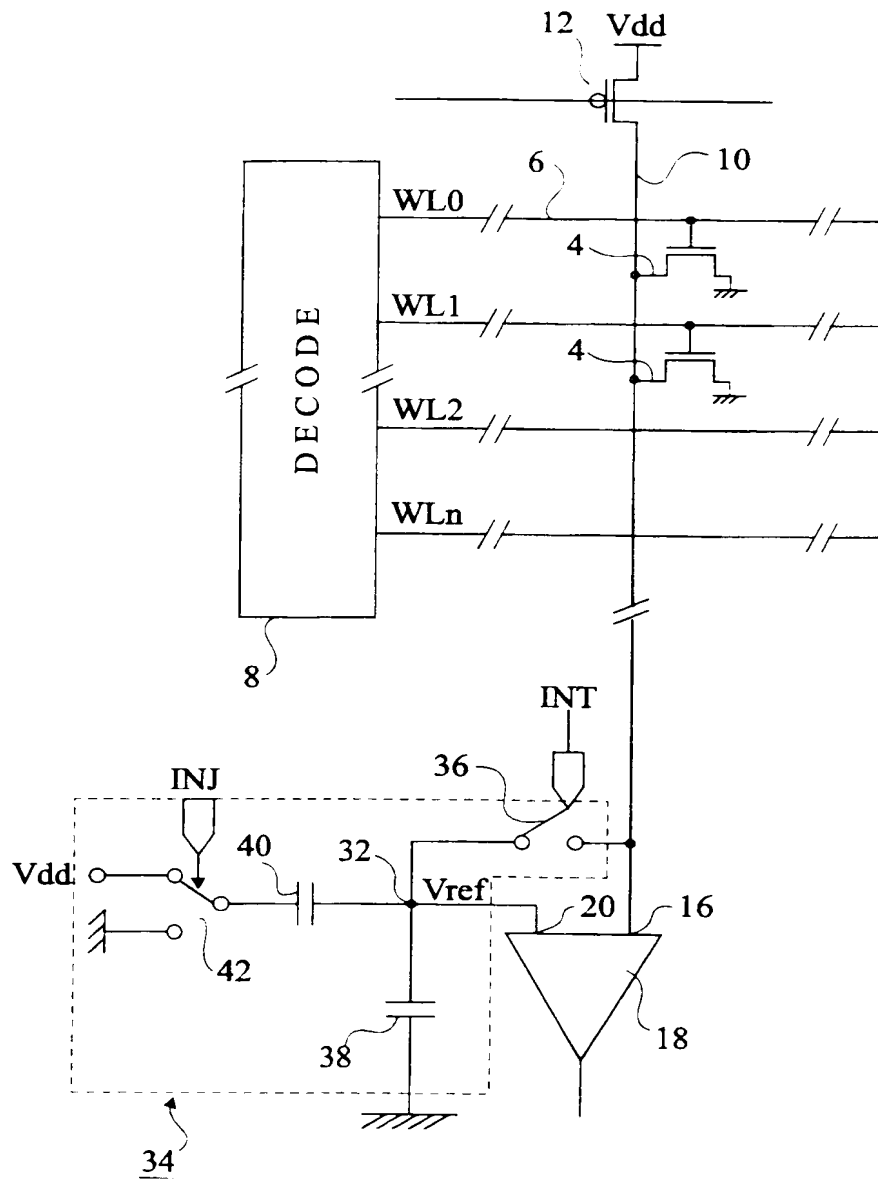


Fig 2



3/3

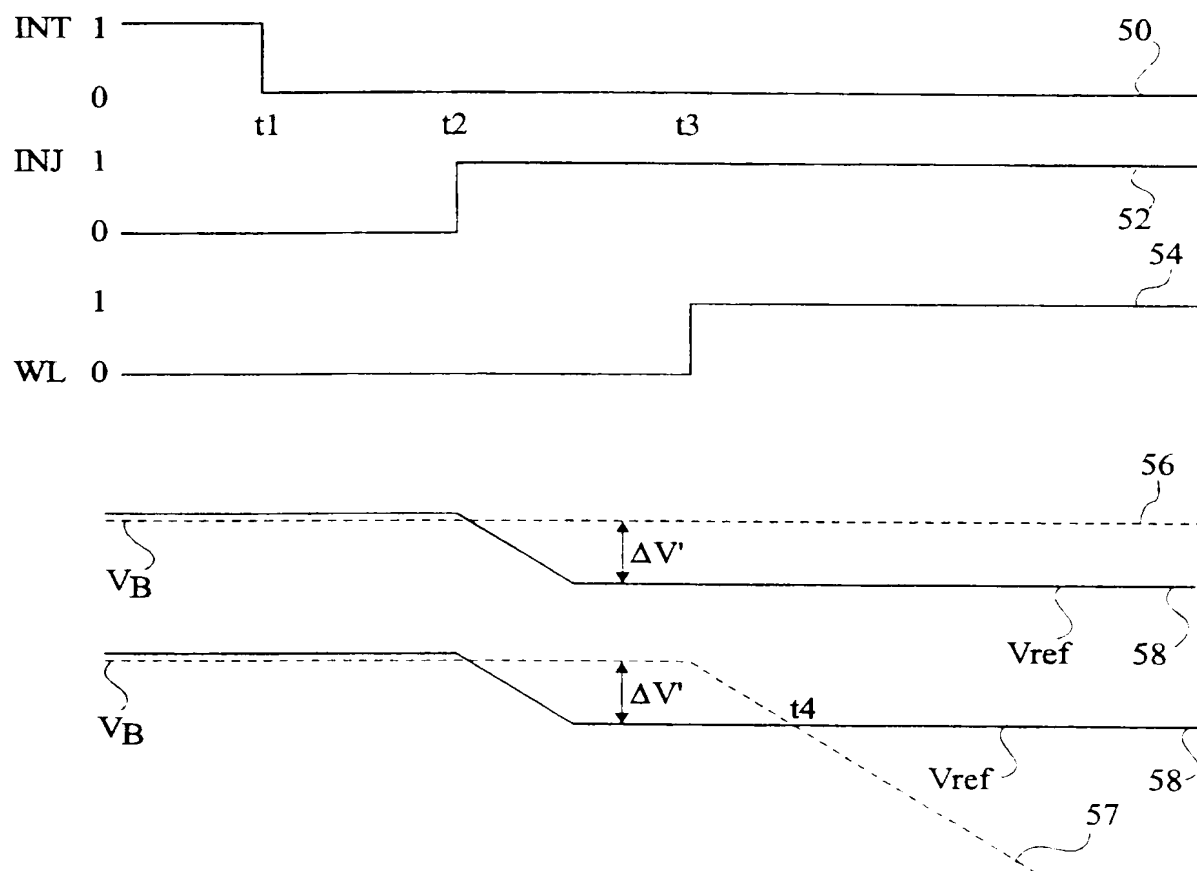


Fig 3



INTERNATIONAL SEARCH REPORT

Internat. Application No.

PCT/FR 01/01077

A. CLASSIFICATION OF SUBJECT MATTER

IPC 7 G11C7/14 G11C17/18

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 G11C

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, PAJ

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 4 669 065 A (OHSAWA AKIRA) 26 May 1987 (1987-05-26)	1-3,6,7
Y	column 6-8; figure 6 ---	5
Y	US 6 018 481 A (SHIRATAKE SHINICHIRO) 25 January 2000 (2000-01-25) abstract; figure 5 ---	5
A	DE 199 28 598 A (MITEL SEMICONDUCTOR LTD) 30 December 1999 (1999-12-30) abstract; figure 3 ---	5
A	US 4 622 655 A (SUZUKI SHUNICHI) 11 November 1986 (1986-11-11) figures 4,6,8 -----	1-8

☐ Further documents are listed in the continuation of box C

☒ Patent family members are listed in annex

* Special categories of cited documents

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance: the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance: the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- *8* document member of the same patent family

Date of the actual completion of the international search

29 June 2001

Date of mailing of the international search report

05/07/2001

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel (+31-70) 340-2040, Tx 31 651 epo nl
Fax (+31-70) 340-3016

Authorized officer

Czarik, D

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/FR 01/01077

Patent document cited in search report		Publication date	Patent family members	Publication date
US 4669065	A	26-05-1987	JP 60115095 A	21-06-1985
US 6018481	A	25-01-2000	JP 11126498 A	11-05-1999
DE 19928598	A	30-12-1999	GB 2338808 A	29-12-1999
			FR 2783081 A	10-03-2000
			US 6198678 B	06-03-2001
US 4622655	A	11-11-1986	JP 1811784 C	27-12-1993
			JP 4080479 B	18-12-1992
			JP 59203298 A	17-11-1984
			DE 3480242 D	23-11-1989
			EP 0124868 A	14-11-1984

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale No
PCT/FR 01/01077

A. CLASSEMENT DE L'OBJET DE LA DEMANDE
CIB 7 G11C7/14 G11C17/18

Selon la classification internationale des brevets (CIB) ou a la fois selon la classification nationale et la CIB

B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE

Documentation minimale consultée (système de classification suivi des symboles de classement):
CIB 7 G11C

Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche

Base de données électronique consultée au cours de la recherche internationale (nom de la base de données et si réalisable, termes de recherche utilisés):
EPO-Internal, PAJ

C. DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie *	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	US 4 669 065 A (OHSAWA AKIRA) 26 mai 1987 (1987-05-26)	1-3.6.7
Y	colonne 6-8; figure 6 ---	5
Y	US 6 018 481 A (SHIRATAKE SHINICHIRO) 25 janvier 2000 (2000-01-25) abrégé; figure 5 ---	5
A	DE 199 28 598 A (MITEL SEMICONDUCTOR LTD) 30 décembre 1999 (1999-12-30) abrégé; figure 3 ---	5
A	US 4 622 655 A (SUZUKI SHUNICHI) 11 novembre 1986 (1986-11-11) figures 4,6,8 -----	1-8

☐ Voir la suite du cadre C pour la fin de la liste des documents

☒ Les documents de familles de brevets sont indiqués en annexe

* Catégories spéciales de documents cités

- *A* document définissant l'état général de la technique, non considéré comme particulièrement pertinent
- *E* document antérieur, mais publié à la date de dépôt international ou après cette date
- *L* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)
- *O* document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens
- *P* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée

- *T* document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention
- *X* document particulièrement pertinent, l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément
- *Y* document particulièrement pertinent, l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier
- *Z* document qui fait partie de la même famille de brevets

Date à laquelle la recherche internationale a été effectivement achevée

29 juin 2001

Date d'expédition du présent rapport de recherche internationale

05/07/2001

Nom et adresse postale de l'administration chargée de la recherche internationale:
Office Européen des Brevets P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel (+31-70) 340-2040. Tx 31 651 epo nl
Fax (+31-70) 340-3016

Fonctionnaire autorisé

Czarik, D

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Numéro international No

PCT/FR 01/01077

Document brevet cité au rapport de recherche	Date de publication	Membres de la famille de brevets	Date de publication
US 4669065 A	26-05-1987	JP 60115095 A	21-06-1985
US 6018481 A	25-01-2000	JP 11126498 A	11-05-1999
DE 19928598 A	30-12-1999	GB 2338808 A	29-12-1999
		FR 2783081 A	10-03-2000
		US 6198678 B	06-03-2001
US 4622655 A	11-11-1986	JP 1811784 C	27-12-1993
		JP 4080479 B	18-12-1992
		JP 59203298 A	17-11-1984
		DE 3480242 D	23-11-1989
		EP 0124868 A	14-11-1984